DVMチュートリアル

このチュートリアルの全般的な目的は、次のタスクを完了する方法を学習することです。

- ・ SIMPLIS設計検証モジュール(DVM)で実行する作業回路を設定する。
- ・ テストのサブセットを選択して回路図で実行する。
- ・ 組み込みのテストプランを実行する。
- テストプランをカスタマイズする。
- ・ 回路図を変更して変数を使用する。
- ・ 回路図の構成を変更する。
- ・ 回路図のコンポーネント値を変更する。
- ・ 関数とスクリプトを使用して前処理と後処理を実行する。
- この章のトピックは以下のとおりです。
 - 1.0 はじめに: DVMとは何か?
 - 2.0 開始
 - 3.0 DVMの回路図の構成
 - 4.0 曲線と測定の追加
 - 5.0 組み込みテストプランの実行
 - 6.0 テストプランのカスタマイズ
 - 7.0 スクリプティング
 - 8.0 アプリケーション
 - 9.0 チュートリアルのまとめ

1.0 はじめに: DVMとは何か?

SIMetrix/SIMPLIS DVM (設計検証モジュール)は、次のタスクを自動化します。

- 複数のユーザ定義シミュレーションテストを実行する。
- スカラー測定を行い、それらの測定値と設計仕様を比較する。
- ・ 以下の情報を含む包括的な要約レポートを作成する。
 - 個々のテストの合否ステータス
 - ・ 測定されたスカラーと仕様の表へのリンク
 - ・ 個々のテストのグラフィカルデータへのリンク
 - 生のシミュレーションデータを含むSIMetrix/SIMPLISグラフファイルへのリンク

DVMには、DC/DCおよびAC/DCコンバータ用に準備されたバージョンを含む、組み込みのテ ストプランがあります。DVMは、SIMetrixとSIMPLISの両方のシミュレーションエンジンの 構成、解析指示、コンポーネント値、およびその他のテスト条件を含むユーザ定義のテストプ ランもサポートしています。適切に構成された回路図は、DVMの感度およびワーストケース解 析機能を利用することもできます。

DVMの仕組み

回路図でDVMを実行するには、次のものが必要です。

- ・ DMVテストプランを実行するために準備された回路図
- 回路図と互換性のあるテストプラン

DVMで使用する作業回路図の準備には、以下が含まれます。

- 1. DVM入力ソースと出力負荷シンボルを追加する。
- 2. DVM制御シンボルを追加する。
- 3. 入力電圧と出力負荷の設計仕様をDVM制御シンボルに入力する。

この時点で、以下に示すように、実行する組み込みのテストプランを選択できます。



上記の図は、DVM Tutorialから取得したものです。この回路は、組み込みの同期降圧テストプ ランを実行できる特別なDVMソースシンボルと負荷シンボルを使用します。このテストプラ ンには、過渡解析とAC解析の両方のテストがあり、この例では、ボード線図テストが使用され ます。このテストでは、公称入力電圧と100%の全負荷値でのコンバータループの安定性を測 定します。これらの記号値については、Symbolic Valuesトピックで説明しています。

*?@ Analysis	Objective	Source	
Ac	BodePlot (OUTPUT:1)	Source(INPUT:1, N	Io

DVMスライドショー

次のスライドショーは、DVMがBuilt-In Sync Buckテストプランから単一のテストを実行する ときの一連のアクションを示しています。この例で使用するテストは、前のセクションで説明 したものと同じBodePlotテストです。

- マウスカーソルを画像の上に移動すると、スライドショーを一時停止できます。
- スライドを前後に移動するには、スライドショーの上にマウスを移動したときに表示される矢印リンクをクリックします。
- 各スライド番号は、右下隅に表示されます。画像の下部にある灰色の四角のいずれかを クリックすると、特定のスライドにジャンプできます。現在のスライドは白い四角で示 されます。

※スライドショーについては、下記のウェブページを参照してください。

 $https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/1_0_introduction_what_is_dvm.htm$

スライドショーは、組み込みのテストプランからDVMが1つのテストに対して行うアクション を示していますが、DVM機能には、ボード線図のテスト以上のものが含まれています。1入力、 1出力および1入力、2出力のDC/DCコンバータ用の組み込みテストプランが提供され、Step Line、Step Load、Input Impedance、Output Impedanceなどの設計者が電源で実行すること が多い完全なテストスイートが含まれます。

さらに、AC/DCテストの完全なスイートは、1入力、1出力、および3入力、1出力の組み込み AC/DCテストプランで利用できます。

利用可能なテストの完全なリストについては、次のトピックを参照してください。

- DC/DC Test Objectives
- AC/DC Test Objectives

DVMは、テストプランを設計に合わせてカスタマイズする機能も提供します。テストプランを カスタマイズする方法の詳細については、DVMチュートリアルのCustomizing Testplansを参 照してください。

テストレポート

テストスイートが完了すると、DVMはoverview report(概要レポート)を作成し、回路性能 をその仕様と比較する高レベルのビューを提供します(Full Power Assistのみ)。概要レポー トから、個々のテスト結果を掘り下げ、測定結果、静的な波形グラフィック、さらには生の波 形データ自体を調べることができます。Bode plot test report(ボード線図テストレポート) を以下に示します。

SIMatrix /		noi	IC						ba	ack to overvie
SIIVICUIX /				DI OTIVINI	Norm					
» DVM TEST REPOR	RI: AG A	NALYSIS	SODE	PLOTIVIN	NOMIN	AL 100%	LOAD			
TEST DETAILS										
Schematic	LTC340	6B - DVM AD\	ANCED	.sxsch						
Test	Ac Analy	/sis Bode Plot	Vin No	minal 100% l	.oad					
Date / Time	12/10/2	015 5:40 PM								
Report Directory	dc_dc_b	uilt_in\AcAna	lysis\Bo	de Plot\Vin N	ominal\1	.00% Load				
Log File	report.t	×t								
Screenshot	schema	tic.png								
Status	PASS									
Simulator	simplis	simplis								
Deck	input.de	input.deck								
Init	input.de	ck.init								
MEASURED SCALAR VALUES										
Efficiency	66.3939	9%								
gain_crossover_freq	21.8824	łk								
gain_margin	24.2699)								
ILOAD1	AVG	1.50058	MIN	1.49662	MAX	1.5043	RMS	1.50058	PK2PK	7.68087m
ISRC1	AVG	680.765m	MIN	423.708u	MAX	1.79645	RMS	1.01922	PK2PK	1.79602
min_phase	55.8643	;								
min_phase_freq	21.8824	21.8824k								
phase_crossover_freq	436.556	ik								
phase_margin	55.8042	2								
Power(LOAD1)	2.25924	1								
Power(SRC1)	3.40279)								
sw freq	955.632	k								

※テストレポートについては、下記のウェブページを参照してください。

 $https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/1_0_introduction_what_is_dvm.htm$

テキスト規約

次のテキスト規則は、本マニュアルを読むのに役立つように作られています。

- ・ **太字**のテキストは通常、画面上で選択するかキーボードで入力するものを示します。フ ァイル名も**太字**で示しています。
- 結果の情報は緑色の斜体で表示され、番号付きの手順で指示を完了した後に何が起こる はずかを示します。

結果:緑色の斜体テキスト...

- メニュー選択は、メニュー項目を分離する>で表示されます。たとえば、File > Save Schematicは、メニューバーからFileをクリックし、Save Schematicを選択します。
- ・ 等幅フォントは、テストプランに入力するコードを示します。
- 次の表に、SIMetrix/SIMPLISの組み込みスクリプトエディタで使用されるデフォルトの色を示します。

Script Editor Colours

Item	Colour	Hex Code
Keyword		#0C69FF
Command		#FF0000
String		#800000
Double Quote String		#800080
Comment		#008080
Function		#008000
BIScript		#FF00FF

注:スクリプト言語の関数を示す青色のテキストはハイパーリンクではありません。 すべてのハイパーリンクは青色ですが、下線も付いています。

スクリプトエディタでデフォルトの色を変更するには、次の手順を実行します。

- SIMetrix/SIMPLISツールバーで"歯車"アイコン(*)をクリックします 結果: Options/Preferencesダイアログが開きます。
- 2. ウィンドウを広げてすべてのタブを表示し、Text Editorsタブをクリックします。
- 3. Item列から、表示または変更するエディタを選択します。
- 4. Colour列で任意の色をダブルクリックし、Choose Colourダイアログボックスで変更 します。
- 5. OkをクリックしてChoose Colourダイアログを閉じ、もう一度Okをクリックして Options/Preferencesを閉じます。

追加文書

追加情報については、以下を参照してください。

- Testplans
- DVM Control Symbols
- DC Input Sources
- Aux. Input Sources
- AC Input Sources
- Output Load Subcircuits

2.0 開始

このチュートリアルでは、LTC3406B同期降圧型集積回路を使用して、SIMPLIS/SIMetrix設 計検証モジュールの機能と動作を実証します。このモデルは、LTC3406B product data sheet で公開されている情報のみから作成されました。

このチュートリアルには、次のタスクが含まれています。

- DVMシミュレーション環境で組み込みテストプランを実行するように、LTC3406B回路 を構成します。
- ・ AC解析を実行します。
- ・ SIMPLISシングルラン解析を使用してボード線図を生成します。

チュートリアルを開始する前に、SIMetrix/SIMPLIS v8.0以降とDVMのライセンスを保有していることを確認してください。DVMは、SIMetrix/SIMPLISのオプションのライセンス機能です。DVMの評価版については、evaluation pageにアクセスしてください。

チュートリアルの次のセクションの準備を行うには、以下の手順を実行します。

- 1. SIMetrix/SIMPLISを起動します。
- 2. サンプルファイルのアーカイブ**SIMPLIS_dvm_tutorial_examples.zip**をダウンロード します。このファイルには、このチュートリアルの回路図とテストプランのサンプルが 含まれています。
- 3. **SIMPLIS_dvm_tutorial_examples.zip**をローカルハードドライブの適当な場所に解凍 します。
- 4. パスLTC3406Bで、回路図LTC3406B-AC-Bode_Plot.sxschに移動します。
- 回路図を開くには、LTC3406B-AC-Bode_Plot.sxschファイルをダブルクリックするか、 そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。
 結果:回路図は次の画像のようになります。



注:このチュートリアルの画像は、すばやく読み込むためのサムネイルとして表示されます。フルサイズのビューに移動するには、画像上の任意の場所をクリックします。フルサイズのビューを閉じるには、画像をもう一度クリックします。

3.0 DVMの回路図の構成

DVMには、同期降圧トポロジ用に特別に調整されたものを含むテストプランが組み込まれて います。組み込みのDVMテストプランは、マネージド型のソースと負荷を必要とするFull Power Assist機能を利用します。

チュートリアルのこのセクションでは、マネージド型のソースと負荷、およびFull Power Assist DVM制御シンボルの使用方法と構成方法を学習します。

DVM自動化に組み込みのテストプランを使用するには、回路図にマネージド型のDVMソース と負荷、およびDVM制御シンボルを含める必要があります。

マネージド型のソースと負荷

マネージド型のソースと負荷のシンボルは、特定のシミュレーションのテスト目的に応じて、 さまざまな電気的定義を表すことができます。ソースシンボルと負荷シンボルの見た目は変化 しませんが、DVMはシンボルによって呼び出されるサブサーキットの電気的定義を変更でき ます。

たとえば、DVMはマネージド型負荷シンボルで使用されるサブサーキットを変更して、次のことを実行できます。

- ・ 単純な負荷抵抗を表す。
- 負荷過渡現象をシミュレートするパルス負荷など、特別な過渡現象を表す。
- ・ ACボード線図解析の測定に必要なAC電源とボード線図プローブを含める。

同様に、マネージド型ソースのサブサーキットには次のオプションがあります。

- ・ 一定のDC電圧源を表す。
- スタートアップランプまたはパルスライン電圧源を表す。
- AC小信号摂動を回路に注入するコンポーネントを含めて入力インピーダンス測定を実 行し、結果の入力インピーダンスを測定する。

これらは、ソースと負荷の構成の単なるサンプルです。利用可能なサブサーキット定義の完全なリストについては、Introduction to DVMを参照してください。

DVM制御シンボル

DVM制御シンボルは、テスト対象の回路に関する仕様情報のライブラリを含むデータストレ ージ要素です。テストする回路の仕様を回路図に保存することにより、仕様情報がテストプラ ンではなく回路図に保存されるため、単一のテストプランを使用できます。5V入力、1.5V出力 の同期降圧コンバータで使用されるのと同じテストプランを、変更なしで400V入力、12V出力 のLLCコンバータで使用できます。ただし、DVM制御シンボルは電気的に非アクティブであ り、ネットリストには含まれません。

DVM自動化を使用するには、回路図に2種類のDVM制御シンボルのいずれかが必要です。

- ・ Basic DVM制御シンボルには、回路に関する限られた量の情報が格納されます。
 - 回路の名前と説明
 - スイッチング周波数
 - ・ 最小の位相余裕とゲイン余裕
- Full Power Assist制御シンボルには、Basic制御と同じ情報が含まれていますが、以下も 保存されます。
 - ・ 各マネージド型入力ソースの公称、最小、および最大の入力電圧
 - 各マネージド型負荷の出力電圧設定値、許容値、および最大出力電流
 - ・ SIMetrix/SIMPLISのChoose Analysisダイアログに類似した解析情報
 - ・ 前処理および後処理のスクリプト名を含むカスタマイズ情報のレポート

組み込みのテストプランには入力電圧や出力電流などの仕様情報が含まれていないため、これ らのテストプランを使用する場合は、Full Power Assist制御シンボルが必要です。

このチュートリアルのすべての例では、Full Power Assist制御シンボルを使用しています。

DVMテストを実行すると、プログラムはDVM制御シンボルに含まれる解析情報を使用し、シ ミュレーションパラメータを変更します。これは、Simulator > Choose Analysis...メニューオ プションで定義されたパラメータよりも優先します。



上記のすべての要素を作業回路図に追加するために必要な手順は、次のサブセクションで説明 するように、だいたい5分間で完了することができます。

- 3.1 Editing the Schematic
- 3.2 Selecting a Built-In Testplan
- 3.3 Viewing the Output Report

3.1 回路図の編集

このチュートリアルの回路図を開くには、2.0 Getting Startedで説明したように、ファイルを 解凍したディレクトリから次の手順に従います。

1. パスLTC3406B/Test_Ckts/に移動すます。

 回路図を開くには、LTC3406B-AC-Bode_Plot.sxschファイルをダブルクリックするか、 そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。

このセクションでは、Full Power Assist DVM制御シンボルを使用して回路図を構成し、組み 込みのテストプランを実行する準備をします。



3.1.1 入力ソースシンボルの追加

入力ソースを追加するには、次の手順を実行します。

- 1. 回路図の左側にあるDC電圧源V2を削除します。
- パーツセレクタから、DVM > Sources > DVM Input Sourceを選択し、V2を削除した場所にシンボルを配置します。



3.1.2 3端子出力負荷シンボルの追加

3端子および4端子のDVM出力負荷には、SENSE(3端子)または差動SENSE(4端子)接続 があります。これらの追加ピンにより、DVMは、閉ループAC解析に必要な注入AC摂動源とボ ード線図プローブを含めることができます。DVMは、これらのコンポーネントをボード線図テ ストのマネージド型負荷サブ回路定義に自動的に挿入します。このチュートリアルでは、3端 子出力負荷の使用方法を説明します。

3端子出力負荷を追加するには、次の手順を実行します。

- 1. 回路図の右側から抵抗R1を削除します。
- 下の画像をガイドとして使用して、青で示されている次のシンボルとワイヤを削除します。
 - Bode Plotプローブ
 - 回路図の上部にあるLG_INおよびLG_OUT
 - ・ AC源V3
 - LG_IN, LG_OUT
 - ・ 回路図の中央付近のこれらのシンボル間の接続



3. パーツセレクタから、**DVM > Loads > DVM Output Load - 3 Terminal**を選択し、R1 を削除した場所に配置します。



4. DVM 3端子出力負荷のSENSE端子をフィードバック抵抗R2に接続します。

■ 注: SENSE端子は、出力電圧フィードバック情報をコンバータ制御ループに供給します。ボード線図のテスト中に、小信号AC電源が正の負荷端子とSENSE端子の間に挿入され、制御ループを摂動します。他のすべてのテスト目的では、SENSE端子はマネージド型負荷の正の出力端子に短絡されます。回路図は次のように表示されます



3.1.3 Full Power Assist制御シンボルの追加

Full Power Assist用のDVM制御シンボルを配置するには、次の手順を実行します

- パーツセレクタから、DVM > Control Symbols > Full Power Assist DVM Control Symbolを選択します。
- 2. 回路図の上部にシンボルを配置します。



3.1.4 ソースおよび負荷マネージメントの検証

DVMのソースと負荷がある回路図にFull Power Assist制御シンボルを追加すると、既存の DVMのソースと負荷は、シミュレーションテストごとにDVMによってマネージされるように 自動的に設定されます。マネージド型のソースと負荷は、制御シンボルに保存されている仕様 情報を持っています。DVM制御シンボルに保存されている仕様は、DVMテスト中にソース電 圧と負荷電流を設定するためにDVMによって使用されます。

ソースと負荷がマネージされていることを検証するには、次の手順を実行します。

1. 以下に示すように、参照指定子(この回路図ではV2とI1)の制御シンボルを確認します

	SIMPLIS & DVM
Name: Description:	Circuit Name Goes Here Circuit Description Goes Here
Input: V2 12.000 V	Output: I1 3.300 V @ 20.000 A

2. 制御シンボルに指定子が含まれている場合は、3.1.6 Setting Control Parametersに進み

ます。それ以外の場合は、次のセクション3.1.5 Setting up Managed Sources and Loads に進み、マネージド型のソースと負荷を持つように制御シンボルを構成します。

3.1.5 マネージド型のDVMソースと負荷のセットアップ

ソースまたは負荷が配置される前に制御シンボルが追加された場合、下の画像のようになり、 DVM制御シンボルにはまだマネージド型のソースと負荷がないことが示されます。

· · · ·	· ·		•	•	SIMPLIS DVM
Nam Des	ne: criptio	n:			Circuit Name Goes Here Circuit Description Goes Here

DVMソースと負荷をマネージするには、次の手順を実行します。

- 1. DVM制御シンボルを選択して、シンボルが赤から青に変わるようにします。
- 2. 回路図のDVM制御シンボルをダブルクリックして、DVM Control Panelを開きます。
- 3. 左側のページ選択ボックスで**DC Input**をクリックし、**DC Input**ページの上部にあるドロップダウンメニューから**V2**を選択します。

311	ICUIX/SIMPLIS		Onuor	allei			
Edit Parameters For			OC Input	V2	-		
Circuit Specifications	Voltage			V2 Place New Sa	arce		
DC Input	Nominal	-	-	W Minimum	4.5		v
Output	Norminal .	,) • •••••••••••••••••••••••••••••••••••			•
DC/DC Objectives				Maximum	5.5	۲	۷
POP Analysis	Misc						
Step/Pulse Line	Mac						
Step/Pulse Load	Source Re	sistance	1m		Ω		
Startup							
Short Circuit							
Multi-Tone AC Analysis							
Sensitivity Analysis							
Multi-Step Analysis							
Monte Carlo Analysis							
Files							

4. 選択ボックスでOutputをクリックし、Outputページの上部にあるメニューからI1を選

択します。

SIMe	etrix/SIMPLIS	OVM Co	ntrol Pa	anel			
Edit Parameters For		¢	Dutput	I1	•		
Circuit Specifications DC Input	Voltage			Place New Land			
Output			A	Positive	5	۰ چ	6
DC/DC Objectives	Nominal	1.505	ē V	Negative	5		6
POP Analysis	Load Line	0	Ω	Ω	5		~
Step/Pulse Line	Plot load line curves?			Overshoot			0
Step/Pulse Load				Undershoot	5	و چ	6
Startup	Peak to Peak				20	m	۱V
Short Circuit	-						
Multi-Tone AC Analysis Sensitivity Analysis	Current						
Multi-Step Analysis			@ Vin Min	30m		A	
Monte Carlo Analysis	Maximum	1.5		A Nin May	50m		
Files				@ VIT MAX	Join		~
	Misc	240					

5. Okをクリックして、マネージド型のソースと負荷の情報を保存します。

3.1.6 制御パラメータの設定

DVM制御シンボルは、1つのマネージド型の入力ソース(V2)と1つのマネージド型の出力負荷(I1)で構成されています。Choose Analysis ...ダイアログで解析指示が既に設定されている回路図に制御シンボルを配置すると、これらの指示が制御シンボルにコピーされます。プログラムには入出力電圧と負荷電流が何であるかを知る方法がないため、この特定の回路に合うようにこれらのパラメータを変更する必要があります。

制御パラメータを変更するには、次の手順を実行します。

DVM 制御シンボルをダブルクリックします。
 結果: SIMetrix/SIMPLIS DVM Control Panelが開きます。

SIM	letrix/SIMPLIS DVM Co	ntrol Panel	
Edit Parameters For Circuit Specifications DC Input Output DC/DC Objectives POP Analysis Advanced AC Analysis Step/Pulse Line Step/Pulse Load Startup Short Circuit Multi-Tone AC Analysis Sensitivity Analysis Multi-Step Analysis Monte Carlo Analysis Files	Circuit Specifications Circuit Name Circuit Description Switching Frequency Supports Startup? Supports Short Circ Input/Output Configur Number of DC Inputs Number of AC Inputs Number of Outputs	Circuit Specifications	Hz

2. Circuit Specificationsページで、次の表にリストされている値を設定します。

Parameter	Value	Units
Circuit Name	LTC3406B	
Circuit Description	Synchronous Buck	

戸 注: このページの他のフィールドはデフォルト値のままにします。

3. コントロールパネルの左側にあるページ選択ボックスで**DC Input**をクリックし、以下に リストされている値を入力します。

Parameter	Value	Units				
Voltage						
Nominal	5	V				
Minimum	4.5	V				
Maximum	5.5	V				
Misc.						

Source Resistance	1m (default)	Ohm
-------------------	--------------	-----

4. ページ選択ボックスでOutputをクリックし、以下にリストされている値を入力します。

Parameter	Value	Units				
Voltage						
Nominal	1.505	V				
Load Line	0 (default)	Ohm				
Tolerances						
Pos.	5 (default)	%				
Neg.	5 (default)	%				
Overshoot	5 (default)	%				
Current						
Maximum	1.5	A				
Light Load						
@ Vin Min	30m	А				
@ Vin Max	50m	A				

- 5. ページ選択ボックスでDC/DC Objectivesの前にある矢印をクリックし、POPをクリック します。
- 6. Use "Pop Trigger" schematic deviceがチェックされていることを確認します。
- 7. Okをクリックして、仕様の変更を保存します。
- 回路図を保存します。
 結果: この時点で、回路図はDVM Full Power Assist.について適切に構成されています。

この状態で保存して更新された回路図を表示するには、2.0 Getting Startedで説明されている ように、ファイルを解凍したディレクトリから次の手順に従います。

- 1. パスLTC3406Bに移動します。
- 2. 回路図を開くには、LTC3406B-DVM_ADVANCED.sxschファイルをダブルクリックす るか、そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。

3.2 組み込みテストプランの選択

DVM制御シンボルを構成すると、組み込みテストプランのいずれかで回路図を実行する準備 が整います。LTC 3406B回路では、テストプランの各テストに通常約6秒かかります。

組み込みの同期降圧テストプランを実行するには、次の手順を実行します。

 以下のように、メニューからDVM > Built-In Testplans > Sync Buck (1 Input, 1 Output)を選択します。



結果: Choose Tests from syncbuck_lin_lout.testplanテスト選択ダイアログが開きます。

- 2. このチュートリアルで実行する6つのテストを選択するには、以下の太字で強調表示され ている2つの項目のみをチェックします。
 - Ac Analysis > Bode Plot > Vin Nominal (Vin Nominalをチェックすると、その下の3つのテストすべてが選択されます)
 - Steady-State > Steady-Stat > Vin Nominal (Vin Nominalをチェックすると、その下の3つのテストすべてが選択されます)



- 3. Okをクリックして、組み込みの同期降圧テストプランから6つのテストを実行します。 結果: DVMは、選択した6つのテストを実行するテストスイートを開始します。テスト ごとに、DVMは次のことを行います。
 - 回路図上のシンボルを選択し、プロパティ値を変更し、解析パラメータを設定します。
 - ・ 波形ビューアを短時間開き、そのビューアから波形データをキャプチャします。
 6つのテストすべてが実行されると、フォーマットされた概要レポートがWebブラウザで開きます。
- テストレポートが開かない場合は、コマンドシェルウィンドウで、テストの進行状況と、 発生した可能性のあるエラーを示すテキストを確認してください。

3.3 出力レポートの表示

各テスト中に、DVMはコンバータの位相余裕などのスカラーデータを測定し、これらのス カラー結果をDVM制御シンボルに保存されている仕様と比較します。各テストには、これ らの比較に基づいてPASS/FAILステータスが割り当てられます。例と同じテストが選択さ れた場合、overview report(概要レポート)には、最小位相の仕様による1つのテスト失 敗が表示されます。以下の画像では、概要レポートに一般的なデータ要素を強調するため に、概要レポートに注釈が付けられています。

※概要レポートについては、下記のウェブページを参照してください。

https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/3_3_ viewing_the_output_report.htm この例では、軽い負荷での最初のボード線図テストは最小位相余裕のテスト仕様に失敗しました。test report(テストレポート)は以下の注釈付き画像のように、シミュレートされた位相余裕16.92度が、DVM制御シンボルに設定された仕様値の35度を下回っていることを示しています。

※テストレポートについては、下記のウェブページを参照してください。

https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/3_3_ viewing_the_output_report.htm

4.0 曲線と測定の追加

チュートリアルのこのセクションでは、シミュレーション波形とスカラー測定値をDVMレポ ートに追加する方法を示す例を紹介します。

4.1 既存のプローブからの曲線の追加

以前に実行したtest reportには、3つのグラフが含まれます。

- ・ 最初のグラフには、ACボード線図の波形が含まれています。
- ・ 2番目は、出力負荷I1のPOPの電圧と電流があります。
- ・ 3番目は、入力ソースのPOPの電圧と電流の波形があります。

各DVMソースと負荷を定義するサブ回路には、端子の電圧と電流をプロットするプローブが 含まれています。さらに、Bode Plot Loadには、ループゲインと位相の曲線を生成する特別な プローブが含まれています。DVMソースおよび負荷サブ回路内のこれらの固定プローブによ って生成された曲線は、常にレポートの特徴となります。

ただし、最上位のLTC3406Bの回路図には4つの追加プローブもあります。これらは次のものに接続されます。

- ・ SWノード
- ・ CLKピン
- Converter出力電圧
- Inductor電流

これらの曲線の情報はキャプチャされましたが、レポートには表示されません。ただし、**Other SXGPH files**というタイトルのセクションには、回路図上のプローブから生成された各グラフ ファイルへのリンクが含まれています。これらの波形を表示するには、test reportの最後にあ る simplis_pop14_518.sxgph ハイパーリンクなどのリンクをクリックします。 SIMetrix/SIMPLISグラフファイルはこのリンクでダウンロードされ、SIMetrix/SIMPLIS波 形ビューアで開くことができます。

OTHER SXGPH FILES	
default#518#pop	simplis_pop14_518.sxgph
clock#pop	simplis_pop14_523.sxgph
DVM Bode Plot Input#log#ac	simplis_ac7_560.sxgph

新しい曲線の追加

DVMレポートに新しい曲線を追加して、Other SXGPH Filesセクションのハイパーリンクと してではなくレポートページに表示するには、プローブ曲線ラベルの前にDVMを付ける必要 があります。プローブ曲線ラベルの名前を変更し、曲線をDVMレポートに出力するには、次の 手順を実行します。

- 1. 回路図LTC3406B·DVM_ADVANCED.sxschを開きます。
- 2. CLKピンに接続されたプローブをダブルクリックします。
- 3. Edit ProbeダイアログボックスのCurve labelフィールドで、以下に示すように、デフォルトラベル*CLK*の前に"DVM "と後続のスペースを追加します。

注: プログラムは、曲線ラベルの最初の3文字がDVMであることのみをチェックします。ただし、DVMとカーブラベルの間にスペースを追加すると、グラフが明確になります。



- 4. **Ok**をクリックします。
- 5. レポートのグラフィックディスプレイに表示する他のプローブについて、手順1-4を繰り 返します。

更新された回路図の表示

この状態で保存して更新された回路図を表示するには、2.0 Getting Startedで説明されている ように、ファイルを解凍したディレクトリから次の手順に従います。

- 1. パスLTC3406B/Test_Ckts/に移動します。
- 2. 回路図を開くには、4.1_LTC3406B-DVM_ADVANCED.sxschファイルをダブルクリッ クするか、そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。

結果:回路図エディタに次のような回路図が開きます。



4.2 スカラー測定の追加

DVMは、固定プローブ測定値を自動的に読み取り、DVMレポートのMeasured Scalar Values セクションでそれらの測定値をレポートできます。DVMは、"DVM"のプレフィックスが付い た曲線ラベルを持つすべてのプローブからスカラー測定値を読み取ります。

たとえば、LTC3406Bには、スイッチング周波数の正確な測定値を提供するCLK出力ピンがあります。CLK出力ピンは、既にプローブとして接続されています。

コンバータのスイッチング周波数の測定値をレポートに追加するには、次の手順を実行します。

- 2.0 SIMPLIS DVM Tutorial-Getting Startedで解凍したLTC3406B/Test_Ckts /ディレ クトリにある回路図4.1_LTC3406B-DVM_ADVANCED.sxschを開きます。
- 2. DVM CLKプローブを選択し、右クリックしてコンテキストメニューを表示します。



- 3. メニューからEdit/Add Measurementを選択します。
- 4. 最初の列でFrequencyを選択し、Display on Schematic列でYesを選択します。

Select Measurement -	- 🔻				u	i ei oyci	e	Display on Schematic	Add Measurement
Settling time to 0.1%	1000	No	-	No	-	No	▼	Yes 💌	
Setting time to 0.01% Setting time - custom Frequency Distortion Lowpass -3dB (db Plot, a Lowpass -3dB (db Plot, n Lowpass -3dB (db Plot, n Lowpass -3dB (db Plot, n	uto) = e Plo nanua e Plo nanua								

結果: これで、回路図は、テストレポートにスイッチング周波数測定を含めるように構成されました。

この回路で組み込みの同期降圧テストプランを実行するには、次の手順に従います。

- 1. メニューバーから**DVM > Built-In Testplans > Sync Buck (1 Input, 1 Output)**を選択し ます。
- Choose Testsダイアログで、リストのSteady-Stateセクションを見つけます。Vin Nominalサブセクションに進み、50%Loadを確認します。
- 3. **Ok**をクリックします。

結果:シミュレーションの実行後、周波数スカラー値が回路図に表示されます。test reportを表示すると、測定されたスカラー値テーブルの2番目のスカラーが Frequency(CLK)であることがわかります。

MEASURED SCALAR VALUES						
Efficiency	79.1235%					
Frequency(CLK)	955.64945kHertz					
Power(LOAD)	1.1297					
Power(SRC)	1.42777					
ILOAD	AVG 750.315	n <i>MIN</i>	748.345m MAX	751.985m	RMS	750.316m
ILOUT	AVG 750.315	n <i>MI</i>	474.049m MAX	1.03206	RMS	767.43m
ISRC	AVG 285.599	n <i>MIN</i>	423.431u MAX	1.03248	RMS	475.287m
SW	AVG 1.58066	MIN	-1.11282 MAX	4.80969	RMS	2.89109
VLOAD	AVG 1.50563	MIN	1.50168 MAX	1.50898	RMS	1.50563 <i>PK2PK</i> 7.30416m
VOUT	AVG 1.50563	MIN	1.50168 MAX	1.50898	RMS	1.50563
VSRC	AVG 4.99971	MIN	4.99897 MAX	5	RMS	4.99971

🗾 注:

この例では、測定値を回路図に表示することを選択しましたが、これはオプションです。
 DVMでは、スカラー値を読み取るために測定値を回路図に表示する必要はありません。

この例でそれを行うのは、測定が適切に実行されたことを確認するためです。

組み込みのSIMetrix/SIMPLIS測定システムはスマートで、周波数測定が過渡データまたはPOPデータにのみ適用できることを認識しています。したがって、AC解析を実行すると、POPシミュレーションでは周波数が測定されますが、AC解析では測定されません。

測定システムと固定プローブ測定の詳細については、SIMPLISチュートリアルの4.0 Managing Outputを参照してください。

DVM CLK出力に周波数測定を追加して更新された回路図を表示するには、2.0 Getting Startedで説明したように、ファイルを解凍したディレクトリから次の手順に従います。

- 1. パス LTC3406B/Test_Ckts/に移動します。
- 回路図を開くには、4.2_LTC3406B-DVM_ADVANCED.sxschファイルをダブルクリッ クするか、そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。

5.0 組み込みテストプランの実行

このセクションでは、DVMに含まれる他の2つの組み込みテストプランを紹介します。

- 効率
- ラインおよび負荷レギュレーション

セクション4.1または4.2の回路図は、これらのテストプランを直接実行します。セクション4.2 の回路図を開くには、2.0 Getting Startedで説明したように、ファイルを解凍したディレクト リから次の手順に従います。

- 1. パスLTC3406B/Test_Ckts/に移動します。
- 回路図を開くには、4.2_LTC3406B-DVM_ADVANCED.sxschファイルをダブルクリッ クするか、そのファイルをSIMetrix/SIMPLISコマンドシェルにドラッグします。

5.1 組み込みの効率テストプランの実行

組み込みの効率テストプランは、さまざまなラインおよび負荷条件で一連の定常状態シミュレ ーションを実行します。すべてのシミュレーションが完了した後、*Generate Efficiency Curves* という名前の最終テストにより、3つの効率対負荷曲線が作成されます。これらは、公称、最 小、および最大の入力電圧に対する曲線です。*Generate Efficiency Curves*テストはシミュレ ーションを実行しません。代わりに、このテストは以前のすべてのテストからデータを収集し、 コンバータの効率曲線をプロットします。 公称、最小、および最大の入力電圧値は、DVM制御シンボルから直接取得されます。プロット ポイントの数のデフォルトは5kです。ただし、効率テストプランを実行するには、プロットポ イントの数を増やす必要があります。

効率テストプランを実行する前にプロットポイントの数を変更するには、次の手順を実行しま す。

- 1. メニューバーからSimulator > Choose Analysis...を選択します。
- 2. Transientタブをクリックします。
- 3. Number of plot pointsエントリで、以下に示すように値を50kに変更します。

J Choose SIMPLIS Analysis						
Periodic Operating Point AC Transient	Select analysis					
Analysis parameters	POP					
Stop time 1m	AC					
Start saving 0	afault					
	Save options					
Plot data output	All					
Start plotting data @ De	fault Oltages Only					
Stop plotting data @ 1m 👻 📝 De	fault					
Number of plot 50k Points	fault					
Advar	nced					
Ok Run Cancel Help						

効率テストプラン全体を実行するには、次の手順を実行します。

1. メニューバーから**DVM > Built-In Testplans > Efficiency**を選択します。

結果: ポップアップヒントは、効率の計算に使用される数値計算方法に関する情報を提供します。

🖌 Hint	×
The Built-In Efficiency Testplan calculates efficiency by numerical integration over the total number and therefore requires the simulation to have a high number of points to ensure the efficiency calcu The number of simulation points can be set in the Simulator -> Choose Analysis dialog under the The "Number of plot points" should be set to at least 10k, and in some converters 100k or greater. may be required. If the efficiency data appears noisy, the most likely cause is an insufficient number	of simulation points lation is accurate. transient tab. Some experimentation er of plot points.
Don't show this message again	Close

Closeをクリックして、ヒントウィンドウを閉じます。
 結果: テスト選択ダイアログが表示されます。

Choose Tests from efficiency_dcdc_1in_1out.testplan	? ×
Choose Tests from efficiency_dcdc_lin_lout.testplan	
 ✓ Vin Minimum ✓ 10% ✓ 100% 	_
	Ok Cancel

- 3. テストプランのすべてのテストを実行するには、最初のSteady-Stateチェックボックス をオンにします。
- Okをクリックします。
 結果: DVMは、3つの入力電圧すべて、およびLight Loadから100%までの負荷電流に対して効率テストプラン全体を実行します。次に、overview test reportが開き、結果の概要が示されます。



このレポートは、次の点で同期降圧レポートと異なります。

- まず、この概要レポートには、6.4.2 Promoting Graphs to the Overview Reportで説明 されているように、*Generate Efficiency Curves*テストで作成され、PromoteGraph0関 数を使用して概要レポートに配置されたグラフが含まれます。
- 次に、効率曲線は同期降圧レポートの曲線とは異なります。これらの曲線は、このテストプランの以前の各テストから集計されたデータから形成されるためです。効率曲線の各ポイントは、個々のPOPシミュレーションの実行中に測定された効率を表します。実際の曲線は、CreateXYScalarPlot()関数を使用して生成されました。これについては、 6.6.2 Using the CreateXYScalarPlot() Functionで説明しています。

■ 注: この特定のモデルには、抵抗損失が支配的な効率曲線があります。モデルにスイッチン グおよびその他のAC損失が組み込まれている場合、効率曲線はそれらの損失を反映します。

5.2 ラインおよび負荷テストプランの実行

回路図メニュー**DVM > Built-In Testplans > Line and Load Regulation**を実行すると、ラインおよび負荷レギュレーションテストプランはテスト対象の回路図用にカスタム構築されます。このテストプランは、複数の入力ソースと出力負荷に対応するようにも設計されています。テストプランには、入力電圧と出力負荷のすべての組み合わせをチェックするために必要なすべてのテストが含まれています。このため、実行時にテスト選択ダイアログは表示されず、**DVM**はテストプラン全体を実行します。

このテストプランを実行するには、回路図メニュー**DVM > Built-In Testplans > Line and** Load Regulationを実行します。

以下に示すように、ラインおよび負荷レギュレーションデータは、overview test reportの **Calculated Results**セクションに表示されます。

SIMetrix / SIMPUS

» DVM TEST REPORT OVERVIEW

GENERAL				
Schematic	5.1_LTC3406B - DVM ADVANCED.sxsch			
Testplan	dvm_advanced.testplan			
Original Testplan Filename	line_and_load_regulation.testplan			
Date / Time	2013-04-18 1:12:37 PM			
Report Directory	DVM_REPORTS\2013-04-18-1_12_37_PM			
Log File	dvm_advanced.log			
# of Tests Run	7 of 7 (6 Passed, 1 Skipped)			
Total Time	31s			
DESIGN SPECIFICATIONS				
Circuit Name	1TC3406B			
Description	Synchronous Buck			
Input 1	5,000 V (4,5 V to 5,5 V)			
Output 1	1.505 V (±5%) @ 1.5 A			
Switching Frequency	955kHz			
Sintaining Proquency	JUSIKIE			
CALCULATED RESULTS	2.712(2128)			
Line and Load Regulation (Input 1, Output 1)	3.7136213%			
Line Regulation (Input 1) for Output 1	0.0059800664%			
Load Regulation (Output 1) for Output 1	0.00/9/34219%			
EXCEL-COMPATIBLE RESULTS				
Scalar Results	dvm_advanced_table_scalars.txt			
Spec Results	dvm_advanced_table_specs.txt			
TEST 1 OF 7		top 1		
Test Label	Steady-State Input 1 Minimum Voltage, Output 1 100% Load			
Simulator	simplis			
Test Report	Steady-State\Input 1 Minimum Voltage, Output 1 100% Load\report.txt.html			
Status	PASS			
Test Time	4s			
TEST 2 OF 7		top /		
Test Label	Steady-State Input 1 Maximum Voltage, Output 1 Light Load			
Simulator	simplis			
Test Report	Steady-State\Input 1 Maximum Voltage, Output 1 Light Load\report.txt.html			
Status	PASS			
Test Time	45			
	10			
7507.0.05.7				
TEST 3 OF /		top ^		
Lest Lapel	usready-state Unput 1 Nominal Voltage, Output 1 100% Load			

■ 注: この特定のレポートでは、コンバータは負荷100%、低ラインで電流制限に入ります。 したがって、Line and Load Regulation (Input 1, Output1)の測定結果は予想よりもはるかに 高くなります。これを確認するには、最大出力電流を1.5から1.45Aに減らします (3.1.6 Setting Control Parametersを参照)。その結果、ラインと負荷のレギュレーション値は予想どおりに なります。

6.0 テストプランのカスタマイズ

DVMテストプランは、拡張子が.testplanのタブ区切りテキストファイルであり、テキストエ ディタまたはMicrosoft Excelなどのスプレッドシートプログラムで編集できます。DVM構文 の詳細については、DVMドキュメントのTestplansを参照してください。

次の一般規則が適用されます。

- 空白行は無視されます。
- アスタリスク(*)で始まる行はコメント行と見なされ、無視されます。
- インラインコメントはサポートされていません。行全体をコメントアウトできますが、
 単一のフィールドまたは行の一部はコメントアウトできません。
- すべての非空白行、非コメント行は、テストプランエントリとして解釈されます。つまり、実行するテストです。
- テストプランにはヘッダー行が含まれる場合があります。この行の最初のエントリは、 次の3文字のシーケンスで始まる必要があります:*?@
- 多くの場合、テストプランにはシンボリック値が含まれており、DVM制御シンボルから 直接取得されるか、DVM制御シンボルから取得される値から計算されます。シンボリッ ク値を組み込むことにより、特定の1つの回路だけでなく、回路のクラス全体に対して同 じテストプランを使用できます。
- ・ すべてのエントリは大文字と小文字を区別しません。

関数とテストプランのエントリの数はマネージ可能ですが、構文は厳密です。最も一般的に使 用される関数の例については、次のサブセクションで説明します。

- 6.1 Using the Var() and GlobalVar() Functions
- 6.2 Using the Change⁽⁾ Function

組み込みのテストプランは、カスタムテストプランを作成するときにスタートに適した場所 ですが、*syncbuck_1in_1out.testplan*全体には129のテストがあります。そこで、このチュー トリアルでは、これらの129のテストの代表的なサンプルを調べます。以下に、

syncbuck_1in_1out.testplanからのテストのサンプリング

6.0_a_sampling_of_the_syncbuck_1in_1out.testplanを示します。このテストプランには、3 つの入力電圧(公称、最小、最大)と3つの負荷(Light、50%、100%)を使用した9つのボ ード線図テストすべてと、他の各テスト目標の1つのテストが含まれます。

注:以下のサンプルの行番号を含む最初の列はテストプランにありませんが、ここでは例の特定の行を参照するために使用されます。

※テストプランについては、下記のウェブページを参照してください。

 $https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/6_0_customizing_testplans.htm$

syncbuck_1in_1out.testplanのテストのサンプリングに関するメモ

- sampling-of-testsテストプランには、行#4に5つの列見出し(Analysis、Objective、 Source、Load、およびLabel)が含まれています。
- ・ 非コメント行はそれぞれ新しいテストを表します(行6、7、8、10、11、12など)。
- 各列のエントリ(Label列を除く)は、シミュレーションの実行前または実行後にアクションを実行します。Analysis列とObjective列の情報を使用して、解析タイプと、Source 列とLoad]列の関数で使用される実際のサブサーキットを構成します。
- テストプランは、システムの制限内で左から右、上から下に実行されます。制限の例として、上記のテストプランの最初の列の位置にPostProcess列が挿入された場合、シミュレーション用の回路図を構成するときにプログラムはこの列をスキップします。 PostProcess列は、シミュレーションの完了後に実行される最初の列です。同じタイプの 複数の列は、テストプランで定義された左から右の順序で実行されます。
- ・ 上記のテストプランの各エントリは、値または関数です。
 - Analysis列の値はAcです。
 - Objective列の関数StepLoad(OUTPUT:1, 50%, 100%)は、最初のマネージド型出 力負荷をステップ負荷サブ回路(初期値は全負荷の50%、最終値は全負荷の100%) として設定するようプログラムに指示します。また、このObjectiveは、解析パラ メータを設定し、シミュレーションデータに対して実行する測定を決定します。
 - Source列の関数Source(INPUT:1, Nominal)は、最初のマネージド型ソースの電圧 を、DVM Full Power Assist制御シンボルで設定された公称値に設定します。ソー スサブサーキットタイプは変更されていません。
 - Load列の関数Load(OUTPUT:1,50%)は、DVM Full Power Assist制御シンボルで 設定された全負荷仕様の50%に出力負荷を設定します。負荷サブサーキットのタ イプは変更されていません。
 - Label列の値には、テストを記述する区切り文字のパイプ"|"が含まれます。このエントリは、回路図を構成するためや後処理で生成する結果を決定するために、プログラムによって使用されることはありません。代わりに、ラベルを使用してテスト選択ダイアログに入力し、レポートのディレクトリ構造を決定します。

同期降圧テストプランの短縮版と完全版の両方は、2.0 Getting Startedで説明したように、 SIMPLIS_dvm_tutorial_examples.zipを解凍したディレクトリから入手できます。

- ・ 短縮版テストプラン: testplans/6.0_a_sampling_of_the_syncbuck_lin_lout.testplan
- 完全版テストプラン: testplans/dvm_builtin-syncbuck_1in_1out.testplan

7.0 スクリプティング

SIMetrix/SIMPLISには、ユーザがテストで実行する前処理および後処理のスクリプトを指定 できるスクリプト言語(Introduction)が付属しています。

PreProcess、PostProcess、およびFinalProcessスクリプトは、テストプランで、またはDVM 制御シンボルを介して割り当てることができます。テストプランから呼び出されるスクリプト は、テストごとに割り当てることができます。DVM 制御シンボルで割り当てられたスクリプ トは、すべてのテスト中に呼び出されます。スクリプトは、/quietフラグおよび/noerrフラグと ともに起動され、スクリプトエラーがDVMの実行を停止しないようにします。

7.1 スクリプトのデバッグ

/noerrフラグおよび**/quiet**フラグはエラー生成を抑制するため、スクリプトのデバッグが困難 になる可能性があります。そこで、これらのフラグなしでスクリプトを実行するには、サポー トされないオプションを使用できます。

これらのフラグオプションをマネージするには、次の手順を実行します。

1. デバッグのオプションをオンにするには、以下をコピーしてSIMetrix/SIMPLIS Command Lineに貼り付けます。

Set SimplisDVMPostProcessDebug

2. スクリプトのデバッグ後にエラー生成を抑制するには、次をコピーしてコマンドライン に貼り付けます。

UnSet SimplisDVMPostProcessDebug

前処理スクリプトと後処理スクリプトの両方の標準インターフェイスは次の行で設定されま す。行をコピーして、前処理と後処理の両方に使用する各スクリプトファイルに貼り付けるこ とができます。

Arguments @retval label report_dir log_file controlhandle

上記の引数については、次の表で説明します。

Argument	Description
----------	-------------

retval	Return value for the script:						
	For pre-process scripts, the return value at index=0 is						
	logged in the test log file.						
	For post-process and final-process scripts, scalars,						
	specifications, statistics and statistical specifications are						
	returned on the indexes described in the following table.						
	retval Description						
	retval[0]	Scalar values measured					
		during the test					
	retval[1]	Specification values					
		measured during the test					
	retval[2]	Statistical values measured					
		during the test					
	retval[3]	Statistical specification					
		values measured during the					
		test					
	For additional information, see 7.3 User-Defined Scalar and Spec Values.						
label	Label for the currently executing test. Since the label is						
	passed to both the pre-process and post-process scripts,						
	the script can decode the label and determine which test is						
	currently executing. This allows the script to modify values						
	or make measurements based	on the currently executing					
	test.						
report_dir	Base directory for simulation re	sults					
log_file	Location of the overview log file)					
controlhandle	Value of the Handle property fo	r the DVM control symbol on					
	the top-level schematic. The Pr	opValues2 Function can					
	read values from the DVM cont	rol symbol using the this					
	value.						

テストプランヘッダーのPreProcess、PostProcess、およびFinalProcessを使用して、複数の前

処理および後処理スクリプトを割り当てることができます。複数のスクリプトが割り当てられ ている場合、実行順序は次のとおりです。

1. テスト定義行内のテストプランで左から右に割り当てられたスクリプト

2. 制御シンボルで割り当てられたスクリプト (PreProcessおよびPostProcessのみ)

7.2 前処理スクリプト

前処理スクリプトは、シミュレーションが開始される直前に実行されます。この時点で、シミ ュレーション解析はすでに回路図のF11ウィンドウで設定されています。この操作の順序によ り、自動DVMアクションを前処理スクリプトでオーバーライドできます。

7.2 後処理および最終処理スクリプト

シミュレーションが完了した後、波形処理が開始される前に、後処理スクリプトが実行されま す。最終処理スクリプトは、DVMが波形を処理した後に実行されます。また、一部のテストモ ードでは、DVMが新しい曲線を作成する前に実行されます。これらの曲線を測定する場合は、 スクリプトが**FinalProcess**テストプラン列から呼び出されることを確認してください。

7.3 ユーザ定義のスカラー値と仕様値

retval文字列ベクトルは、後処理および最終処理スクリプトからスカラー値と仕様値の両方を 返すために使用されます。前処理スクリプトの場合、返すスカラー値はありません。ただし、 戻り値retvalはログファイルに書き込まれます。これにより、合格/不合格のステータスメッ セージを前処理スクリプトからログファイルに送信できます。たとえば、正常に実行された前 処理スクリプトは、赤色のコマンドと栗色の文字列で次を返します。

Let retval = 'preprocess script executed properly'

後処理ススクリプトからスカラー値を返すには、SimplisDVMAdvancedUtilCreateScalar関数を使用します。この関数は、2つの必須引数とオプションの3番目の引数を取ります。すべての引数は文字列です。つまり、Str FunctionまたはFormatNumber Functionを使用して、計算されたスカラー値を文字列に変更する必要があります。

SimplisDVMAdvancedUtilCreateScalar関数の2つの形式は次のとおりです。

```
SimplisDVMAdvancedUtilCreateScalar(scalar_name, scalar_value)
SimplisDVMAdvancedUtilCreateScalar(scalar_name, scalar_value,
existing scalar_names )
```

ここで

- scalar nameは、スペース、等号、またはチルダ(~)を含まない任意の文字列です。
- scalar_valueは、スカラー値の文字列表現であることが予期されています。たとえば、 次の2つのスクリプト行は、名前my_piと値3.1415927の単一のスカラーを返します。名 前と値の両方が、文字列を示すために単一引用符で囲まれています。

```
Let user_scalars = SimplisDVMAdvancedUtilCreateScalar('my
_pi', '3.1415927')
Let retval = [user_scalars]
```

複数のスカラー値を返すには、既存のスカラーを3番目の引数として関数に渡します。

```
Let user_scalars = SimplisDVMAdvancedUtilCreateScalar('my_pi',
'3.1415927')
Let user_scalars = SimplisDVMAdvancedUtilCreateScalar('my_2pi'
,'6.2831853', user_scalars)
Let retval = [user_scalars]
```

このプロセスは、返されるスカラー値ごとに繰り返すことができます。 最後のコマンドは、

Let retval = [user_scalars]

すべてのスカラー値をスクリプトからの戻り値に割り当てます。この行は、すべてのスカラー 値がSimplisDVMAdvancedUtilCreateScalar関数で割り当てられた後に来る必要があります。

仕様値を返すことは、スカラーを返すことに似ています。

SimplisDVMAdvancedUtilCreateSpec関数は、仕様値を作成し、3番目の必須引数とオプションの4番目の引数があります。スカラー関数と同様に、すべての引数は文字列です。 SimplisDVMAdvancedUtilCreateSpec関数の2つの形式は次のとおりです。

```
SimplisDVMAdvancedUtilCreateSpec(spec_name, status, description)
SimplisDVMAdvancedUtilCreateSpec(spec_name, status, description,
existing specs)
```

ここで

- ・ spec nameは、スペース、等号、またはチルダ(~)を含まない任意の文字列です。
- statusは次のいずれかです
 - 'PASS'
 - 'FAIL'
 - 'WARN'
 - 注:これらを文字列として示すには、単一引用符が必要です。
- descriptionは、テストレポートでスカラー値とpass/fail/warnステータスの隣に表示される任意の文字列(スペースを含む)です。

次の例では、単一の仕様値を作成します。

```
Let user_specs = SimplisDVMAdvancedUtilCreateSpec( 'is_value_p
i','PASS','3.1415927 is pi')
Let retval = [ '', user_specs ]
```

複数の仕様値を返すには、次の例に従って、既存の仕様を4番目の引数として渡します。

```
Let user_specs = SimplisDVMAdvancedUtilCreateSpec('is_value_pi
','PASS','3.1415927 is pi')
Let user_specs = SimplisDVMAdvancedUtilCreateSpec('is_value_2p
i','FAIL','3.1415927 is not 2*pi', user_specs)
Let retval = ['', user_specs]
```

これらの例では、2行を使用してスカラーまたは仕様のみが返されます。

Let retval = [user_scalars]
Let retval = ['', user_specs]

もちろん、次のようにretvalにuser_scalarsとuser_specsの両方を割り当てることにより、 スカラーと仕様の両方を返すことができます。

Let retval = [user_scalars, user_specs]

前処理および後処理のスクリプトを呼び出すように用意されているテストプランは、 SIMPLIS_dvm_tutorial_examples.zipの次のパスから入手できます。

testplans/7.3_pre_and_post_process.testplan

このテストプランには6つのテストが含まれ、1つのテストで前処理スクリプトを呼び出し、他の5つのテストで後処理スクリプトを呼び出します。スクリプトへの相対パスに注意してくだ さい。ディレクトリを上に2つ移動し、1つ下のスクリプトディレクトリに移動します。両方の スクリプトは、SIMPLIS_dvm_tutorial_examples.zipの次のパスから入手できます。

scripts/7.3_pre_process.sxscr

scripts/7.3_post_process.sxscr

※テストプランについては、下記のウェブページを参照してください。 https://www.simplistechnologies.com/documentation/simplis/dvm_tutorial/topics/7_0_scrip ting.htm

7.4 テストプランの実行

このテストプランは、LTC3406B¥Test Cktsディレクトリ内の任意の回路図で実行できます。 LTC3406B/6.3_LTC3406B- DVM-ADVANCED.sxschでテストプラン全体を実行すると、テス ト#5と#6が失敗した6つのテストを含む次のoverview reportを作成します。後処理スクリプ トが仕様値'FAIL'を返したため、これらのテストは失敗します。

ENGLE CONTINUES NEOCE		
Scalar Results	dvm_advanced_table_scalars.txt	
Spec Results	dvm_advanced_table_specs.txt	
		ton (
Test label	Dro Drogono	top
Simulator	simplis	
Test Report	Pre-Process\report.txt.html	
Status	PASS	
Test Time	3s	
TEST 2 OF 6		top ^
Test Label	Post-Process 1 Scalar	
Simulator	simplis	
Test Report	Post-Process 1 Scalar\report.txt.html	
Status	PASS	
Test Time	35	
TEAT 0.05 C		
TEST 3 OF 6		top ^
Test Label	Post-Process 2 Scalars	
Simulator	simplis	
Test Report	Post-Process 2 Scalars\report.txt.html	
Status	PASS	
Test Time	3s	
TEST 4 OF 6		top ^
Test Label	Post-Process 1 Spec	
Simulator	simplis	
Test Report	Post-Process 1 Spec\report_txt.html	
Status	PASS	
Test Time	30	
rescrime	55	
TEST 5 OF 6		top ^
Test Label	Post-Process 2 Specs	
Simulator	simplis	
Test Report	Post-Process 2 Specs\report.txt.html	
Status	FAIL	
Test Time	4s	
TEST 6 OF 6		top ^
Test Label	Post-Process w/ 2 Scalars and 2 Specs	
Simulator	simplis	
Test Report	Post-Process w\ 2 Scalars and 2 Specs\report.txt.html	
Status	FATI	
Test Time	3e	
reat mine		

8.0 アプリケーション

前のセクションでは、重要なDVM操作とテストプランの構文について説明しました。このセク ションでは、これらの関数を適用して、実際の例を使用して実際の問題を解きます。このセク ションの例は、構文ではなく、これらの関数を適用する*方法*に焦点を当てています。使用され ている構文または関数について疑問がある場合は、前のセクションを確認するか、テストプラ ン構文のWebページにアクセスしてください。ほとんどの場合、次のセクションのテストプラ ンとスクリプトは、変更せずにお客様の回路の1つと互換性があるはずです。

- 8.1 Adding Power Losses to a Testplan
- 8.2 Measuring Control Loop Parameters

9.0 チュートリアルのまとめ

このチュートリアルでは、次の概念とタスクについて説明しました。

- 作業回路図をDVMで正常に実行するように構成するには、既存のソースと負荷をDVM ソースと負荷に置き換えてから、DVM制御シンボルを回路図に追加します。通常、この 構成プロセスには約5分かかります。その時点で、回路図は該当する組み込みDVMテス トプランを実行できます。
- 同期降圧DC-DCコンバータにおいて、テストのサブセットを選択して実行しました。結果のDVMテストレポートの各主要要素に注目し、レポートに波形とスカラー測定を追加する方法を示しました。
- もう2つの組み込みテストプラン(効率、ラインおよび負荷レギュレーション)により、
 DVMテストレポートを生成するさらなる例を提供しました。
- 特定の要件を満たすためにテストプランをカスタマイズする例には、コンポーネント値の変更、テストプランからのレポートへの曲線の追加、および結果を要約するテストの生成が含まれます。
- 追加のカスタマイズ例では、組み込みのテストプランを変更する方法を示しました。これには、次のアプローチが含まれています。
 - 回路図を変更して変数を使用する。
 - テストプラン関数のVarOおよびGlobalVarOを使用してコンポーネント値を変更 する。
 - Change()関数を使用して、回路図を変更せずにコンポーネント値を直接変更する。
 - Change testplanエントリを使用して回路図構成を変更する。
- 汎用の後処理にSuppress、Promote、Create testplanエントリを使用すると、追加関数 に関する詳細が含まれます。
 - ・ Alias()関数を使用して、新しい名前でスカラー測定値のコピーを作成します。
 - 概要レポート関数のPromoteScalar()およびPromoteGraph()を使用して、測定されたスカラー値とグラフを概要レポートに配置します。
 - NoSpecs0、NoScalars0、およびNoCurve0関数を使用して、レポートされた仕様、 スカラー、および曲線データをテストごとに変更します。
 - ArbitraryCurve()およびArbitraryBodePlot()関数を使用して、レポートに曲線を 追加します。
 - ExtractCurveO関数を使用して、以前に実行したテストで生成された曲線を現在

のテストにコピーし、複数の曲線を直接視覚的に比較できるようにします。

- CreateXYScalarPlot0関数を使用して、集計されたスカラー測定値から新しい曲線を作成します。
- 前処理および後処理スクリプトを使用して、SimplisDVMAdvancedUtilCreateSpecおよびSimplisDVMAdvancedUtilCreateScalar関数で、ユーザ定義の仕様およびユーザ定義のスカラー値を作成およびレポートします。Design Verification Moduleの2つのアプリケーションを適用して、ラインと負荷の変動に対する効率、パワー損失、および制御ループの動作を測定し、グラフ化し、保存しました。